

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 11153641 A

(43) Date of publication of application: 08 . 06 . 99

(51) Int. Cl

G01R 31/26

(21) Application number: 09321808

(71) Applicant: ANDO ELECTRIC CO LTD

(22) Date of filing: 21 . 11 . 97

(72) Inventor: NAGATA TAKAHIRO

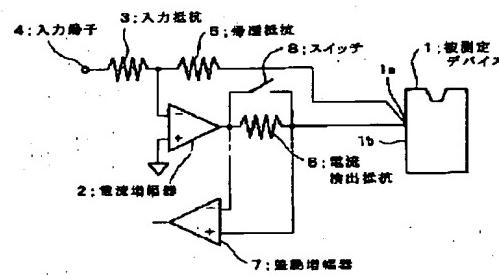
(54) SEMICONDUCTOR DEVICE TESTING DEVICE

COPYRIGHT: (C)1999,JPO

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a semiconductor device testing device wherein accurate AC characteristics of a semiconductor device is obtained.

SOLUTION: A device 1 which is to be measured comprising a power source input terminal 1a for power source input and a signal input terminal 1b for signal input, a current amplifier 2 which, with its inversion input terminal connected to an input terminal 4 through an input resistor 3, amplifies a power source current which is to be inputted in the power source input terminal 1a, a feedback resistor 5 inserted between the power source input terminal 1a and the inversion input terminal of the current amplifier 2, a current detecting resistor 6 inserted between the output terminal of the current amplifier 2 and the power source input terminal 1a, a differential amplifier 7 which outputs a voltage proportional to potential difference between both ends of the current detecting resistor 6, and a switch 8 connected in parallel to the current detecting resistor 6 are provided. Here, the switch 8 is turned on at AC characteristics test wherein the signal input terminal 1b is applied with a signal.



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-153641

(43)公開日 平成11年(1999)6月8日

(51)Int.Cl.⁶
G 0 1 R 31/26

識別記号

F I
G 0 1 R 31/26

G

審査請求 未請求 請求項の数2 OL (全4頁)

(21)出願番号 特願平9-321808

(22)出願日 平成9年(1997)11月21日

(71)出願人 000117744

安藤電気株式会社

東京都大田区蒲田4丁目19番7号

(72)発明者 永田 幸弘

東京都大田区蒲田4丁目19番7号 安藤電
気株式会社内

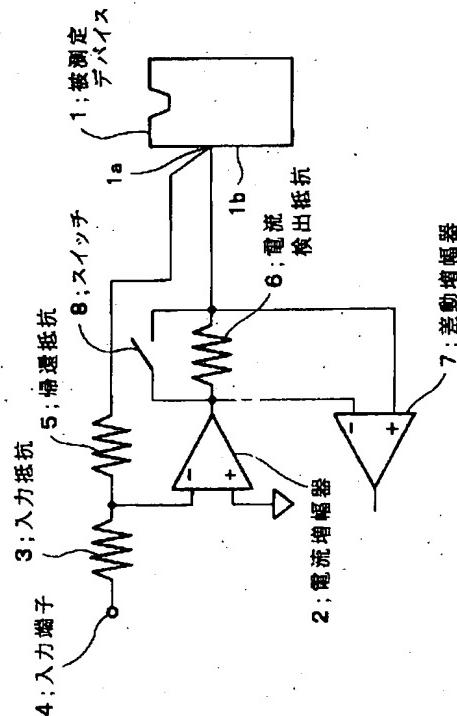
(74)代理人 弁理士 志賀 正武 (外11名)

(54)【発明の名称】 半導体デバイス試験装置

(57)【要約】

【課題】 半導体デバイスの正確な交流特性を得ること
ができる半導体デバイス試験装置を得ること。

【解決手段】 本発明は、電源入力用の電源入力端子1a
および信号入力用の信号入力端子1bを有する被測定
デバイス1と、その反転入力端子が入力抵抗3を介して
入力端子4に接続され、電源入力端子1aへ入力すべき
電源電流を増幅する電流増幅器2と、電源入力端子1a
と電流増幅器2の反転入力端子との間に介挿された帰還
抵抗5と、電流増幅器2の出力端子と電源入力端子1a
との間に介挿された電流検出抵抗6と、電流検出抵抗6
の両端の電位差に比例した電圧を出力する差動増幅器7
と、電流検出抵抗6に並列接続されたスイッチ8とを有し、
信号入力端子1bに信号を入力して行う交流特性試
験時には、スイッチ8がオンとされる。



【特許請求の範囲】

【請求項1】 半導体デバイスの電源入力端子へ電源電流を供給し、前記電源電流の変動にかかわらず、一定の出力電圧を出力する電流供給手段と、
交流特性試験時に前記半導体デバイスの信号入力端子へ信号を供給する信号供給手段と、
前記電流供給手段と前記電源端子との間に介挿され、前記電源電流を検出する電流検出抵抗と、
前記電流検出抵抗に並列接続されたスイッチと、
前記交流特性試験時に前記スイッチをオンにする制御手段とを具備することを特徴とする半導体デバイス試験装置。

【請求項2】 直流特性試験時に前記電流検出抵抗の両端の電位差を求めた後、該電位差に基づいて前記電源電流を求める電源電流算出手段を具備し、
前記制御手段は、前記直流特性試験時に前記スイッチをオフにすることを特徴とする請求項1に記載の半導体デバイス試験装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、半導体デバイスの直流および交流特性試験に用いられる半導体デバイス試験装置に関する。

【0002】

【従来の技術】 図2は、従来の半導体デバイス試験装置の構成を示す回路図である。この図において、1は、半導体デバイス等の被測定デバイスであり、電源入力用の電源入力端子1aおよび信号入力用の信号入力端子1bを有している。2は、電源入力端子1aへ入力すべき電源電流を増幅する電流増幅器である。この電流増幅器2は、一定の出力電圧を保持しつつ、出力電流を変化させる一種の電圧源である。電流増幅器2の反転入力端子は、入力抵抗3を介して入力端子4に接続されている。この入力端子4には、電流増幅器2の出力電圧を決定する設定電圧が印加される。また、電流増幅器2の非反転入力端子は、接地されている。

【0003】 5は、電源入力端子1aと電流増幅器2の反転入力端子との間に介挿された帰還抵抗である。6は、電流増幅器2の出力端子と電源入力端子1aとの間に介挿された電流検出抵抗であり、電源入力端子1aに入力される電源電流の検出に用いられる。7は、電流検出抵抗6の両端の電位差に比例した電圧を出力する差動増幅器であり、その反転端子が電流検出抵抗6の一端に接続されており、非反転端子が電流検出抵抗6の他端に接続されている。

【0004】 次に、上述した従来の半導体デバイス試験装置を用いた直流特性試験および交流特性試験の手順について説明する。まず、直流特性試験を行う場合、図示しない電源から入力端子4に設定電圧が印加されると、電流増幅器2の非反転入力端子には、入力抵抗3を介し

て電圧が印加される。そして、上記電圧は、電流増幅器2により増幅された後、電流検出抵抗6を介して電源入力端子1aに印加される。ここで、被測定デバイス1に電流が流れると、電流検出抵抗6に電圧降下が生じるため、電源入力端子1aに印加されている電源電圧が変化する。

【0005】 しかしながら、帰還抵抗5を介して帰還電流が電流増幅器2の反転入力端子にフィードバックされるため、電流増幅器2の応答時間経過後に、電源入力端子1aに印加されている電源電圧は、上述した設定電圧に補正される。ここで、上記応答時間とは、電流増幅器2の反転入力端子に直流電圧が印加されてから、電源入力端子1aの電源電圧が設定電圧になるまでの時間をいう。

【0006】 そして、差動増幅器7の出力端には、電流検出抵抗6の両端の電位差に比例した電圧が出力され、図示しない演算部は、該電圧を電流検出抵抗6の抵抗値で除算した結果を電源入力端子1aに入力されている電源電流として求める。

【0007】 一方、交流特性試験時においては、図示しない電源から入力端子4に設定電圧が印加された後、被測定デバイス1に電流が流れると、電流増幅器2の応答時間経過後、電源入力端子1aの電源電圧が設定電圧に補正される。また、入力端子4に設定電圧が印加される同時に、被測定デバイス1の信号入力端子1bには、図示しない信号発生器より信号が入力される。そして、被測定デバイス1の図示しない出力端子から出力される出力信号が測定され、所望の波形であるか等の交流特性試験が行われる。

【0008】

【発明が解決しようとする課題】 ところで、従来の半導体デバイス試験装置においては、一般に電流増幅器2の応答時間に比して信号入力端子1bに入力される信号の周期が短い。従って、従来の半導体デバイス試験装置においては、電源入力端子1aに印加されている電源電圧が変動している状態で交流特性試験が行われることから、正確な交流特性を得ることができないという問題があった。本発明はこのような背景の下になされたもので、半導体デバイスの正確な交流特性を得ることができる半導体デバイス試験装置を提供することを目的とする。

【0009】

【課題を解決するための手段】 請求項1に記載の発明は、半導体デバイスの電源入力端子へ電源電流を供給し、前記電源電流の変動にかかわらず、一定の出力電圧を出力する電流供給手段と、交流特性試験時に前記半導体デバイスの信号入力端子へ信号を供給する信号供給手段と、前記電流供給手段と前記電源端子との間に介挿され、前記電源電流を検出する電流検出抵抗と、前記電流検出抵抗に並列接続されたスイッチと、前記交流特性試

験時に前記スイッチをオンにする制御手段とを具備することを特徴とする。請求項2に記載の発明は、請求項1に記載の半導体デバイス試験装置において、直流特性試験時に前記電流検出抵抗の両端の電位差を求めた後、該電位差に基づいて前記電源電流を求める電源電流算出手段を具備し、前記制御手段は、前記直流特性試験時に前記スイッチをオフにすることを特徴とする。

【0010】

【発明の実施の形態】以下、図面を参照して本発明の実施形態について説明する。図1は本発明の第一実施形態による半導体デバイス試験装置の構成を示す回路図である。この図において、図2の各部に対応する部分には同一の符号を付けその説明を省略する。図1においては、スイッチ8が新たに設けられている。図1に示すスイッチ8は、電流検出抵抗6に並列接続されており、図示しない制御部によりオン／オフ制御される。

【0011】次に、上述した一実施形態による半導体デバイス試験装置を用いた直流特性試験および交流特性試験の手順について説明する。まず、直流特性試験を行う場合、図示しない制御部によりスイッチ8がオフとされた後、図示しない電源から入力端子4に設定電圧が印加されると、電流増幅器2の非反転入力端子には、入力抵抗3を介して電圧が印加される。そして、前述した動作と同様にして、電源入力端子1aに入力されている電源電流が測定される。

【0012】一方、交流特性試験時においては、制御部によりスイッチ8がオンとされる。これにより、電流検出抵抗6は、短絡状態とされる。そして、図示しない電源から入力端子4に設定電圧が印加されると、電流増幅器2の非反転入力端子には、入力抵抗3を介して電圧が印加される。そして、上記電圧は、電流増幅器2により増幅された後、スイッチ8を介して電源入力端子1aに入力される。ここで、電流検出抵抗6に電圧降下が生じないため、電源入力端子1aに印加される電源電圧は変化しない。

【0013】また、入力端子4に設定電圧が印加されると同時に、被測定デバイス1の信号入力端子1bには、図示しない信号発生器より信号が入力される。ここで、*

* 電源入力端子1aに入力されている電源電流が変化した場合であっても、電流増幅器2の出力電圧が変化しないため、電源入力端子1aに印加されている電源電圧は、一定に保持される。そして、被測定デバイス1の図示しない出力端子から出力される出力信号が測定され、所望の波形であるか等の交流特性試験が行われる。

【0014】以上説明したように、上述した一実施形態による半導体デバイス試験装置によれば、交流特性試験時にスイッチ8をオンとしているので、交流特性試験時に電源電流の変化があつても電源電圧が変化しない。従って、上述した一実施形態による半導体デバイス試験装置によれば、半導体デバイスの正確な交流特性を得ることができる。

【0015】

【発明の効果】以上説明したように、本発明によれば、制御手段によりスイッチがオンとされると、電流検出抵抗が短絡状態とされるため、電流検出抵抗の電圧降下による電源電圧の変動が生じない。従って、本発明によれば、電源入力端子に印加される電源電圧が安定した状態で交流特性試験が行われるので、半導体デバイスの正確な交流特性を得ることができるという効果が得られる。

【図面の簡単な説明】

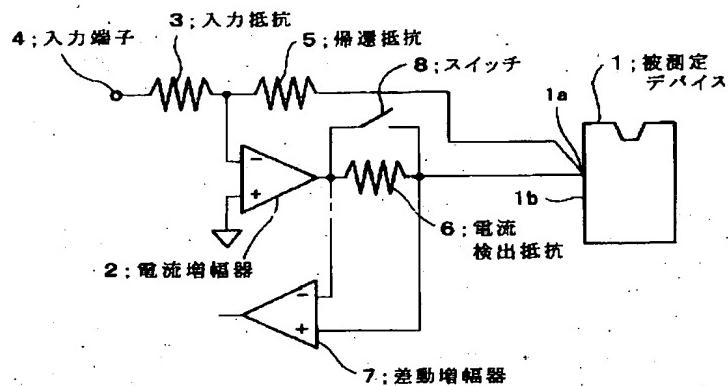
【図1】 本発明の一実施形態による半導体デバイス試験装置の構成を示す回路図である。

【図2】 従来の半導体デバイス試験装置の構成を示す回路図である。

【符号の説明】

- 1 被測定デバイス
- 1a 電源入力端子
- 1b 信号入力端子
- 2 電流増幅器
- 3 入力抵抗
- 4 入力端子
- 5 帰還抵抗
- 6 電流検出抵抗
- 7 差動増幅器
- 8 スイッチ

【図1】



【図2】

